

⑤

Int. Cl. 2:

H 01 L 21/24

H 01 L 21/28

①⑨ **BUNDESREPUBLIK DEUTSCHLAND**

DEUTSCHES



PATENTAMT

DE 27 51 667 A 1

⑪

Offenlegungsschrift 27 51 667

⑫

Aktenzeichen:

P 27 51 667.2-33

⑬

Anmeldetag:

18. 11. 77

⑭

Offenlegungstag:

24. 5. 78

⑮

Unionspriorität:

⑯ ⑰ ⑱

19. 11. 76 Japan 139201-76

②④

Bezeichnung:

Halbleiterbauelement

⑦①

Anmelder:

Tokyo Shibaura Electric Co., Ltd., Kawasaki, Kanagawa (Japan)

⑦④

Vertreter:

Henkel, G., Dr.phil.; Kern, R. M., Dipl.-Ing.; Feiler, L., Dr.rer.nat.;
Hänzel, W., Dipl.-Ing.; Pat.-Anwälte, 8000 München

⑦②

Erfinder:

Minami, Kenji, Kawasaki, Kanagawa (Japan)

Prüfungsantrag gem. § 28 b PatG ist gestellt

DE 27 51 667 A 1

Lenkel, Kern, Feiler & Hänzel

Patentanwälte
2751667

Tokyo Shibaura Electric Co.Ltd.
Kawasaki-shi
Japan

Mühlstraße 37
D-8000 München 80
Tel.: 089/982085-87
Telex: 0529802 hnkl d
Telegramme: ellipsoid

18. Nov. 1977

Halbleiterbauelement

Patentansprüche

1. Halbleiterbauelement, dadurch gekennzeichnet, daß die Oberfläche des Silizium-Substrats (2; 20) in einer Ebene mit den Miller-Indizes $\langle 100 \rangle$ liegt, daß die innere Fläche eines Kontaktloches (11; 32) in einer Ebene des Silizium-Substrats (2; 20) mit den Miller-Indizes $\langle 111 \rangle$ liegt und daß auf der Innfläche des Kontaktloches (11; 32) eine Aluminiumelektrode (12; 38, 40) angebracht ist, welche das Substrat berührt.
2. Halbleiterbauelement nach Anspruch 1, dadurch gekennzeichnet, daß auf der Oberfläche des Substrats (2; 20) ein elektrisch isolierender Film (8; 26, 28) angeordnet ist und daß in den elektrisch isolierenden Film (8; 26, 28) ein zweites Kontaktloch (10; 30) derart hineingebohrt ist, daß die Stellung dieses zweiten Kontaktloches (10; 30) auf die des ersten Kontaktloches (11; 32) ausgerichtet ist.
3. Halbleiterbauelement nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß es eine MOS-Schichtstruktur aufweist.

809821/0968

./.

4. Halbleiterbauelement nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß es ein bipolares Halbleiterbauelement ist.
5. Halbleiterbauelement nach einem der Ansprüche 2 bis 4, gekennzeichnet durch einen Dotierungsbereich (4; 34, 36), der auf der $\langle 100 \rangle$ -Oberfläche des Substrats (2; 20) ausgebildet ist, wobei das zweite Kontaktloch (10; 30) in den über dem Dotierungsbereich liegenden elektrisch isolierenden Siliziumdioxid-Film (8; 26, 28) ausgebildet ist.
6. Halbleiterbauelement nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß es in einem Kontaktbereich zwischen der Aluminiuelektrode (10; 38, 40) und dem Silizium-Substrat (2; 20) oder dem Dotierungsbereich (4; 34, 36) ein Silizium/Aluminium-Eutektikum (14; 42, 44) aufweist.
7. Halbleiterbauelement nach Anspruch 5 oder 6, dadurch gekennzeichnet, daß der Dotierungsbereich (34, 36) einen Bereich (46) aufweist, der sich nach oben bis unter den Siliziumdioxid-Film (26, 28) erstreckt.
8. Halbleiterbauelement nach einem der Ansprüche 5 - 7, dadurch gekennzeichnet, daß der Dotierungsbereich (4; 34, 36) vom entgegengesetzten Leitfähigkeitstyp ist wie das Substrat (2; 20) selbst.
9. Verfahren zur Herstellung eines Halbleiterbauelementes nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß das durch $\langle 111 \rangle$ -Ebenen begrenzte erste Kontaktloch durch anisotropes Ätzen hergestellt wird.
10. Verfahren nach Anspruch 9, dadurch gekennzeichnet, daß der Dotierungsbereich dadurch hergestellt wird, daß man das Dotierungsmaterial in das erste Kontaktloch hin in diffundieren läßt.

Halbleiterbauelement

Die Erfindung betrifft ein Halbleiterbauelement, bei dem der elektrische Kontakt zwischen einem Dotierungsbereich des Silizium-Substrats und einer Elektrode des Bauelementes unter Verwendung von Aluminium hergestellt wird.

Bei Metall/Oxid/Halbleitermaterial-Bauelementen, die nachstehend wie üblich als MOS-Bauelemente bezeichnet werden, liegt die Oberfläche des Silizium-Substrats in vielen Fällen in einer Ebene mit den Miller-Indizes (100). Der Quellenbereich, der Senkenbereich und der Torbereich des Halbleiterbauelementes sind in diesem Oberflächenabschnitt ausgebildet. Dies erfolgt deshalb, weil in einer derartigen Oberfläche mit den Miller-Indizes (100) der Feldverlust infolge von Raumladungsbildung an der Grenzfläche zwischen dem Siliziumdioxid-Film und dem Substrat selbst mit geringerer Wahrscheinlichkeit eintritt; auch die Schwellwertspannung, die ebenfalls auf die Bildung derartiger Raumladungen zurückzuführen ist, läßt sich so leichter im Griff halten als bei einer Oberfläche mit den Miller-Indizes (111). Es ist jedoch darauf hinzuweisen, daß die nachstehend aufgeführten Schwierigkeiten sich bei der Herstellung eines Halbleiterbauelementes ergeben, bei dem die Oberfläche des Silizium-Substrates in einer Ebene mit den Miller-Indizes (100) liegt.

Die erste Schwierigkeit bei derartigen Halbleiterbauelementen liegt darin, daß dann, wenn man auf dem Dotierungsbereich des Silizium-Substrats eine Aluminiumelektrode vorsieht, dieses Aluminium und das Silizium des Dotierungsbereichs infolge Hitzeeinwirkung, wie sie bei der Herstellung erfolgt, ein Silizium/Aluminium-Eutektikum im Kontaktbereich zwischen Dotierungsbereich und Aluminiumelektrode bilden. Die Bildung eines derarti-

809821/0968

./.

gen Eutektikums ist zwar deshalb vorteilhaft, weil der elektrische Kontakt zwischen diesen beiden Schichten gefördert wird, das Eutektikum wächst jedoch oft durch den Dotierungsbereich hindurch und in das Siliziumsubstrat hinein. Auf diese Weise wird der Übergang (junction) zwischen Substrat und Dotierungsbereich kurzgeschlossen. Dieser Effekt wird üblicherweise als Aluminiumkanalbildung durch den pn Übergang oder einfach als Aluminiumkanalbildung bezeichnet. Die entsprechende englische Bezeichnung ist "aluminum-spearing".

Um bei der Herstellung integrierter Bauelemente die Kompaktheit des einzelnen Halbleiterbauelementes zu erhöhen und auf einer vorgegebenen Fläche der Halbleiterbauelemente unterbringen zu können, muß das Kontaktloch der Aluminiumelektrode kleiner gemacht werden. Je kleiner jedoch das Kontaktloch ist, umso kleiner ist auch der Dotierungsbereich, in dem das Silizium-Aluminium-Eutektikum ausgebildet ist. Dies führt zu einem nicht mehr ausreichenden elektrischen Kontakt zwischen dem Aluminium der Aluminiumelektrode und dem Silizium des Dotierungsbereichs. Damit kann kein ausreichend großer Strom mehr über den Dotierungsbereich und die Aluminiumelektrode fließen.

Die oben stehenden Nachteile sind einem MOS-Bauelement inhärente Nachteile. Bei einem dipolaren Halbleiterbauelement, bei dem die Oberfläche des Silizium-Substrats in einer Ebene mit den Miller-Indizes (100) liegt, treten derartige Nachteile jedoch in gleicher Weise auf, und zwar hat man Schwierigkeiten, wenn man einen Dotierungsbereich auf dieser Oberfläche des Silizium-Substrats vorsieht und dann einen elektrischen Kontakt dieses Dotierungsbereichs zur Aluminiumelektrode herstellen will. Gleiches gilt auch für andere Halbleiterbauelemente.

Bei herkömmlichen Halbleiterbauelementen wurden die folgenden Abhilfen für die oben beschriebenen Nachteile und Schwierigkeiten vorgeschlagen. Die Dotierung läßt man weiter in den Dotierungsbereich des Halbleiterbauelementes hineindiffundieren,

809821/0968

./.

der mit einer Aluminiumelektrode versehen werden soll; diese Elektrode wird dann auf dem so vertieften Dotierungsbereich vorgesehen, und hierdurch wird die Aluminiumkanalbildung verhindert. Stattdessen kann z.B. auch auf der Oberfläche eines derartigen Dotierungsbereichs eine polykristalline Siliziumschicht vorgesehen werden, die Aluminiumelektrode wird dann auf diesem die polykristalline Siliziumschicht tragenden Dotierungsbereich angeordnet, wodurch ebenfalls die Aluminiumkanalbildung verhindert wird.

Bei einem derartigen herkömmlichen Halbleiterbauelement, bei dem das Auftreten der Aluminiumkanalbildung verhindert ist, kann jedoch die Größe des Kontaktbereichs nicht sehr klein gewählt werden. Infolgedessen kann die Anzahl auf einer vorgegebenen Fläche eines integrierten Schaltkreises unterzubringender Bauelemente nicht vergrößert werden. Eine derartige herkömmliche Verhinderung der Aluminiumkanalbildung kann somit nicht zufriedenstellen.

Durch die vorliegende Erfindung soll somit ein Halbleiterbauelement geschaffen werden, bei dem die Aluminiumkanalbildung verhindert ist.

Durch die Erfindung soll ferner ein Halbleiterbauelement geschaffen werden, das so aufgebaut ist, daß der Integrationsgrad, d.h. die auf einer vorgegebenen Fläche eines integrierten Schaltkreises unterbringbare Anzahl von Bauelementen, erhöht werden kann.

Diese Aufgabe ist erfindungsgemäß gelöst durch ein Halbleiterbauelement, das dadurch gekennzeichnet ist, daß die Oberfläche des Silizium-Substrats in einer Ebene mit den Miller-Indizes (100) liegt, daß die innere Fläche eines Kontaktloches in einer Ebene des Silizium-Substrats mit den Miller-Indizes (111) liegt und daß auf der Innenseite des Kontaktloches ein Aluminium-

809821/0968

./.

trode angebracht ist, welche das Substrat berührt.

Vorteilhafte Weiterbildungen dieses Halbleiterbauelementes sowie ein Verfahren zu seiner Herstellung sind in weiteren Ansprüchen angegeben.

Nachstehend wird die Erfindung anhand eines Ausführungsbeispieles unter Bezugnahme auf die beiliegende Zeichnung näher erläutert. In dieser zeigen:

Fig. 1: eine schematische perspektivische Ansicht eines Halbleiterbauelementes;

Fig. 2A - 2B: Schnitte durch ein MOS-Halbleiterbauelement in verschiedenen Stadien seiner Herstellung;

Fig. 3: einen Schnitt durch eine abgewandelte Ausführungsform des in Fig. 2B gezeigten MOS-Halbleiterbauelementes;

Fig. 4: einen Schnitt durch ein herkömmliches Halbleiterbauelement, anhand dessen das Herstellungsverfahren für das in Fig. 3 gezeigte MOS-Halbleiterbauelement mit dem herkömmlichen Herstellungsverfahren verglichen wird;

Fig. 5 und 6: Schnitte durch Halbleiterbauelemente, deren Substratoberflächen in Ebenen mit verschiedenen Miller-Indizes liegen, wobei anhand dieser Figuren der Einfluß der Orientierung der Substratoberfläche auf die Art und Weise der Silizium-Aluminium-Eutektikumbildung erläutert wird;

Fig. 7: einen horizontalen Schnitt längs der Substratoberfläche des in Fig. 5 gezeigten Halbleiterbauelements; und

Fig. 8: einen horizontalen Schnitt längs der Substratoberfläche des in Fig. 6 gezeigten Halbleiterbauelementes.

Nachstehend wird ein Ausführungsbeispiel eines erfindungsgemäßen Halbleiterbauelementes unter Bezugnahme auf die beiliegende Zeichnung beschrieben.

Fig. 1 ist eine perspektivische Schnittansicht, in der ein Teil eines erfindungsgemäßen Halbleiterbauelementes gezeigt ist. Der in Fig. 1 gezeigte Teil eines Halbleiterbauelementes kann als Teil eines bipolaren Halbleiterbauelementes oder als Teil eines MOS-Halbleiterbauelementes angesehen werden. Mit 2 ist ein leitender Bereich eines ersten Leitfähigkeitstyps bezeichnet, der im Substrat des Halbleiterbauelementes ausgebildet ist. Der Bereich 2 kann das Substrat eines MOS-Feldeffekttransistors darstellen oder als Kollektor, Basis oder Emitter eines bipolaren Transistors arbeiten. In dem leitenden Bereich 2 vom ersten Leitfähigkeitstyp ist ein Bereich 4 eines zweiten Leitfähigkeitstyps vorgesehen, der dem ersten Leitfähigkeitstyp des Bereiches 2 entgegengesetzt ist. Der Bereich 4 vom zweiten Leitfähigkeitstyp wird dadurch hergestellt, daß er durch Diffusion oder Ionenimplantation oder durch andere Verfahren dotiert wird. Das Substrat des Halbleiterbauelementes, in dem die beiden Bereiche 2 und 4 ausgebildet sind, besteht aus Silizium. Die Oberfläche 6 dieses Silizium-Substrates liegt in einer Ebene mit den Miller-Indizes (100). Auf der Oberfläche 6 der Bereiche 2 und 4 ist eine elektrisch isolierende Schicht 8 aus Siliziumdioxid vorgesehen. In diese Schicht ist ein Kontaktloch 10 derart hineingebohrt, daß dieses Loch mit dem Bereich 4 vom zweiten Leitfähigkeitstyp, der mit einer zweiten Dotierung versehen ist, fluchtet. In den Bereich 4 mit dem zweiten Leitfähigkeitstyp ist ein weiteres Kontaktloch 11 derart hineingebohrt, daß es mit dem Kontaktloch 10 fluchtet. Die Oberfläche des Bereichs 4 liegt in einer Ebene mit den Miller-Indizes (111). Das zweite Kontaktloch 11 hat die Form einer auf dem Kpf stehenden Pyramide, wenn das in der elektrisch isolierenden Schicht 8 vorge-

809821/0968

./.

sehene erste Kontaktloch 10 quadratische Form hat. Das zweite Kontaktloch 11 läßt sich dadurch herstellen, daß man das Substrat mit einer Ätzlösung anisotrop ätzt, wie später noch genauer beschrieben wird. Auf der Oberfläche der durch den Siliziumdioxidfilm gebildeten isolierenden Schicht 8 ist eine Aluminiumelektrode 12 angeordnet, die sich in die Kontaktlöcher 10 und 11 hineinerstreckt, welche in der Schicht 8 bzw. im Bereich 4 ausgebildet sind. Durch die Aluminiumelektrode 12 erhält man die Bildung eines Silizium/Aluminium-Eutektikums 14 in dem zwischen der Aluminiumelektrode 12 und dem Bereich 4 liegenden Abschnitt, der innerhalb des im Bereich 4 ausgebildeten Kontaktloches 11 liegt. Dieses Eutektikum 14 wird in heißer Umgebungsatmosphäre durch eine chemische Reaktion zwischen dem Silizium und dem Aluminium erhalten. Wie später noch genauer beschrieben wird, hat das Eutektikum 14 die Gestalt einer Schicht, die parallel zu der Innenfläche des zweiten Kontaktloches 11 verläuft, d.h. parallel zu der Ebene mit den Miller-Indizes (111). Das Eutektikum 14 wird ferner so hergestellt, daß es eine verhältnismäßig kleine, jedoch im wesentlichen gleichförmige Dicke über die gesamte Innenfläche des zweiten Kontaktloches 11 hinweg aufweist. Die Ebene mit den Miller-Indizes (100) schließt ferner mit der Ebene mit den Miller-Indizes (111) einen Winkel von etwa 55° ein.

Wie oben schon beschrieben worden ist, ist das zweite Kontaktloch 11 im Halbleitersubstrat vorgesehen, und seine innen liegenden Begrenzungsflächen entsprechen Ebenen mit den Miller-Indizes (111), wodurch die Gefahr einer Aluminiumkanalbildung vermindert ist. Es braucht deshalb nicht befürchtet zu werden, daß das Silizium/Aluminium-Eutektikum 14 durch den mit der zweiten Dotierung versehenen Bereich 4 hindurchwächst und den mit der ersten Dotierung dotierten Bereich 2 erreicht. Das Eutektikum 14 bildet sich längs Ebenen mit den Miller-Indizes (111) und erstreckt sich parallel zu diesen über deren gesamte Fläche. Das effektiv wirksame Gebiet, in dem das Eutektikum hergestellt wird, ist infolge der geometrischen Gestalt des

809821/0968

*/-

zweiten Kontaktloches vergrößert. Man erhält somit einen guten elektrischen Kontakt zwischen der Aluminiumelektrode 12 und dem mit der zweiten Dotierung dotierten Bereich 4. Zugleich läßt sich die planare, d.h. zweidimensionale Abmessung des Kontaktloches 10 verkleinern. Infolgedessen kann der Integrationsgrad des Halbleiterbauelementes, das das zweite Kontaktloch 11 aufweist, erhöht werden.

Nachstehend soll ein erfindungsgemäßes MOS-Halbleiterbauelement und ein Verfahren zu seiner Herstellung unter Bezugnahme auf die Zeichnung erläutert werden. Dieser Teil der Figurenbeschreibung bezieht sich auf ein n-Kanal-MOS-Bauelement, die Ausführungen gelten jedoch mutatis mutandis gleichermaßen für ein p-Kanal-MOS-Halbleiterbauelement.

a) Zunächst wird ein p-leitendes Silizium-Substrat 20 hergestellt, dessen Oberfläche in einer Ebene mit den Miller-Indizes (100) liegt; unter Verwendung üblicher Herstellungsverfahren für Halbleiterbauelemente wird die in Fig. 2A gezeigte Schichtstruktur hergestellt. Diese Halbleiterschichtstruktur hat den folgenden Aufbau: ein Siliziumdioxid-Film 22 dient als Tor. Er besteht aus einer verhältnismäßig dünnen Schicht aus Siliziumdioxid, die auf einem vorgegebenen Abschnitt der Substratoberfläche mit den Miller-Indizes (100) vorgesehen ist. Auf dem Film 22 aus Siliziumdioxid ist eine Steuerelektrode 24 (Tor) angeordnet, die aus polykristallinem Silizium besteht. Ein weiterer Film 26 aus Siliziumdioxid, der als Feldabdeckung dient, besteht aus einer verhältnismäßig dicken Schicht aus Siliziumdioxid und ist in dem Abschnitt des Feldbereichs auf dem Substrat angeordnet, der um eine vorgegebene Strecke von dem die Steuerelektrode tragenden Film 22 aus Siliziumdioxid entfernt ist. Die gesamte Oberfläche dieser Halbleiterschichtstruktur ist durch einen isolierenden Film 28 aus Siliziumdioxid abgedeckt.

b) Wie aus Fig. 2B ersichtlich ist, werden in ein m zweiten

809821/0968

./.

Herstellungsschritt durch Ätzen die Abschnitte des aus Siliziumdioxid bestehenden isolierenden Filmes 28 entfernt, die unterhalb der Abschnitte liegen, die zwischen dem Film 22 aus Siliziumdioxid für die Steuerelektrode und dem das Feld abdeckenden Film 26 aus Siliziumoxid liegen; anders gesagt: es werden die Bereiche des Films 28 entfernt, die später die Quelle und die Senke des Halbleiterbauelementes bilden sollen. Die in dem isolierenden Film 28 aus Siliziumdioxid erhaltenen Ausnehmungen dienen jeweils als Kontaktloch 30.

c) Wie aus Fig. 2C ersichtlich ist, wird in einem dritten Herstellungsschritt das Silizium-Substrat 20 dann unter Verwendung einer Ätzlösung anisotrop geätzt, wodurch in das Substrat 20 ein zweites Kontaktloch 32 hineingebohrt wird. Diese anisotrope Ätzlösung läßt sich dadurch herstellen, daß eine wässrige Lösung aus Wasser und Kaliumhydroxid mit einem Gewichtsverhältnis von 1:1 erhitzt wird oder daß eine wässrige Lösung aus Wasser, Kaliumhydroxid und Standard-Propanol im Gewichtsverhältnis von 20:5:4 erhitzt wird. Diese Ätzlösung wird zum Ätzen des Silizium-Substrates in der Ebene mit den Miller-Indizes (111) verwendet. In diesen freiliegenden Abschnitten des Substrates 20, die dem späteren Quellenbereich bzw. Senkenbereich entsprechen, werden auf diese Weise die zusätzlichen, zweiten Kontaktlöcher 32 gebohrt. Diese Kontaktlöcher 32 haben jeweils eine innere Begrenzungsfläche, die durch das anisotrope Ätzen mit der oben angegebenen Ätzlösung erhalten werden, welche in einer Ebene mit den Miller-Indizes (111) liegt. Hat das erste Kontaktloch 30 quadratische Form, so erhalten die zweiten Kontaktlöcher 32 die Gestalt auf dem Kopf stehender Pyramiden. Werden die ersten Kontaktlöcher 30 mit rechteckiger Form hergestellt, so haben die Kontaktlöcher 32 die Gestalt eines auf dem Kopf stehenden Walmdaches, wobei die Firstlänge kürzer ist als die hierzu parallelen unteren Dachkanten.

d) Wie aus Fig. 2D ersichtlich ist, wird in einem vierten Her-

stellungsschritt eine zu n-Leitfähigkeit führende Verunreinigung in die zweiten Kontaktlöcher 32 hineindiffundiert; hierdurch erhält man einen Quellenbereich 34 und einen Senkenbereich 36 im Substrat 20.

e) Schließlich auf den isolierenden Film 28 aus Siliziumdioxid Aluminium aufgebracht, das Aluminiumelektroden 38 und 40 für den Quellenbereich 34 bzw. den Senkenbereich 36 bilden. Diese Aluminiumelektroden 38, 40 erstrecken sich in die jeweils durch zwei kontinuierlich ineinander übergehende Kontaktlöcher 30, 32 gebildeten Ausnehmungen des Substrates hinein. Es wird jeweils ein Silizium/Aluminium-Eutektikum 42 bzw. 44 längs der inneren Begrenzungsfläche der beiden zweiten Kontaktlöcher 32 erhalten. Diese Eutektika 42 und 44 erhält man durch Erhitzen der in Fig. 2E gezeigten Halbleiterschichtstruktur.

Auf die oben beschriebene Art und Weise läßt sich ein erfindungsgemäßes n-Kanal-MOS-Bauelement herstellen. Bei diesem Bauelement besteht jedoch immer noch eine gewisse Gefahr, daß der Quellenbereich 34 und der Senkenbereich 36 zum Teil nicht unterhalb des die Steuerelektrode tragenden Filmes 22 aus Siliziumoxid angeordnet sind. Diese Gefahr ist durch eine Weiterbildung der Erfindung ausgeräumt, die nunmehr anhand von Fig. 3 erläutert wird.

Das in Fig. 3 gezeigte MOS-Halbleiterbauelement läßt sich dadurch herstellen, daß ausgehend von einer unter Verwendung eines herkömmlichen Herstellungsverfahrens erhaltenen herkömmlichen Halbleiterschichtstruktur, wie sie in Fig. 4 gezeigt ist, die in den Fign. 2B - 2E gezeigten Verfahrensschritte durchgeführt werden. Anders als die in Fig. 2A gezeigte Halbleiterschichtstruktur ist die Halbleiterschichtstruktur nach Fig. 4 schon mit einem Quellenbereich 46 und einem Senkenbereich 48 versehen. Wie in Fig. 3 gezeigt ist, erfolgt eine Diffusion von Dotierungsmaterial in die zweiten Kontaktlöcher 32 hinein, wobei der gleich Verfahrensschritt durchgeführt, wi

obenstehend unter Bezugnahme auf Fig. 2D ausgeführt. Auf diese Weise erhält man die zusätzliche Bildung des dotierten Quellenbereichs 34 und des dotierten Senkenbereichs 36, über die jeweils ein elektrischer Kontakt zwischen der Aluminiumelektrode 38 bzw. 40 und den jeweiligen Quellenbereichen 46 und Senkenbereichen 48 erhalten wird. Bei dem abgewandelten MOS-Halbleiterelement gemäß Fig. 3 befinden sich die Quellenbereiche 46 und die Senkenbereiche 48 schon zuvor unterhalb des die Steuerelektrode tragenden Filmes 22 aus Siliziumoxid. Wird die Steuerelektrode 24 mit einer höheren Spannung als der Grenzspannung beaufschlagt, so wird unterhalb des Filmes 22 ein Kanal erzeugt, und auf diese Weise kann das n-Kanal-MOS-Bauelement dann auf normale Weise arbeiten.

Bei dem wie oben beschrieben hergestellten MOS-Halbleiterbauelement kann das Problem der Aluminiumkanalbildung gelöst werden und zugleich können die Bereiche des Substrates insgesamt verkleinert werden, die durch die Kontaktlöcher eingenommen sind. Auf diese Weise kann der Integrationsgrad des Bauelementes vergrößert werden. Dieser mit der Erfindung erhaltene Vorteil soll nun anhand der nachstehenden experimentellen Ergebnisse substantiiert werden.

In Fig. 5 ist ein Halbleiterbauelement gezeigt, bei dem die Oberfläche 6 des Substrates in einer Ebene mit den Miller-Indizes (100) liegt. Das Substrat hat einen Bereich 2 von einem ersten Leitfähigkeitstyp und einen Bereich 4 von einem zweiten Leitfähigkeitstyp, der dem ersten Leitfähigkeitstyp entgegengesetzt ist. Anders als das in Fig. 5 gezeigte Halbleiterbauelement ist das in Fig. 6 gezeigte Halbleiterbauelement ein zu Versuchszwecken hergestelltes Halbleiterbauelement, bei dem die Oberfläche 6 des Substrates aus Silizium in einer Ebene mit den Miller-Indizes (111) liegt. Auf den Bereichen 4 vom zweiten Leitfähigkeitstyp ist bei beiden Halbleiterbauelementen ein Kontaktloch 10 vorgesehen, das in die isolierende Schicht aus Siliziumdioxid hinein gebohrt ist. Der Bereich 4

809821/0968

./.

vom zweiten Leitfähigkeitstyp ist direkt mit der Aluminiumelektrode 12 verbunden, die in das in der Schicht 8 ausgebildete Kontaktloch 10 eingreift. Wie oben beschrieben worden ist, erfolgt die Herstellung eines elektrischen Kontaktes zwischen der Aluminiumelektrode 12 und dem Bereich 4 vom zweiten Leitfähigkeitstyp durch Bildung eines Silizium/Aluminium-Eutektikums zwischen dem Silizium des Bereiches 4 vom zweiten Leitfähigkeitstyp und dem Aluminium der Aluminiumelektrode 12. Wie aus den Fign. 5 und 6 ersichtlich ist, erhält man bei den Halbleiterbauelementen nach Fign. 5 und 6 eine unterschiedliche Art und Weise der Bildung des Eutektikums 14. Bei dem Halbleiterbauelement nach Fig. 5, bei dem die Oberfläche des Silizium-Substrats in einer Ebene mit den Miller-Indizes (100) liegt, ist das Eutektikum 14, wie auch aus Fig. 7 ersichtlich ist, nach der Herstellung nicht gleichförmig über die zur Innenseite des Kontaktloches 10 freie Oberfläche des Bereiches 4 verteilt. Obwohl die thermische Behandlung zur Bildung des Eutektikums nur über eine kurze, geschätzte Zeitspanne erfolgte, hat man eine lokalisierte, punktweise Eutektikumbildung. Darüber hinaus erfolgt die Bildung des Eutektikums 14 derart, daß es sich in Form auf dem Kopf stehender Pyramiden tief in den Bereich 4 hineinerstreckt. Die Seitenflächen der Pyramiden entsprechen Ebenen mit den Miller-Indizes (111). Aus diesem Grunde erhält man somit eine Aluminiumkanalbildung. Bei dem in Fig. 6 gezeigten Halbleiterbauelement hat dagegen das Silizium-Substrat eine Oberfläche, die in einer Ebene mit den Miller-Indizes (111) liegt, wobei das Eutektikum 14, wie aus Fig. 8 ersichtlich ist, auf der zur Innenseite des Kontaktloches 10 weisenden Oberfläche gleichförmig verteilt ist. Das Eutektikum reicht auch nicht so tief in den Bereich 4 hinein. Anders gesagt: das Eutektikum 14 wird hier in Form einer Schicht gebildet, die parallel zu einer Ebene mit den Miller-Indizes (111) verläuft und die Gestalt eines dünnen, rechteckigen Parallelepipeds hat. Die Oberfläche des Eutektikums 14 liegt im wesentlichen in der Ebene mit den Miller-Indizes (111), während die Seitenflächen des Eutektikums in Ebenen mit den Miller-In-

809821/0968

./.

dizes (110) liegen.

Warum die Art und Weise der Bildung des Silizium/Aluminium-Eutektikums sich mit dem Oberflächentyp des Silizium-Substrats ändert, ist darauf zurückzuführen, daß die Substratoberfläche mit Miller-Indizes (111) für Aluminium weniger reaktiv ist als eine Substratoberfläche mit den Miller-Indizes (110).

Wie aus dem obenstehend gegebenen Vergleich deutlich wird, wird bei dem in Fig. 6 gezeigten Halbleiterbauelement ein besserer und zuverlässigerer elektrischer Kontakt zwischen der Aluminiumelektrode 12 und dem eine zweite Dotierung enthaltenden Bereich 4 erhalten, da das Eutektikum 14 in der Ebene mit den Miller-Indizes (111) gleichförmig über die gesamte Oberfläche verteilt ist. Bei dem in Fig. 6 gezeigten Halbleiterbauelement besteht auch dann noch ein ausreichender elektrischer Kontakt zwischen der Aluminiumelektrode 12 und dem Bereich 4, wenn der zur Innenseite des Kontaktloches freie Oberflächenabschnitt des Substrats klein ist; man kann infolgedessen das Kontaktloch selbst verkleinern. Bei einem erfindungsgemäßen Halbleiterbauelement kann z.B. die Größe des Kontaktloches $6\mu \times 6\mu$ oder weniger betragen.

Wie oben beschrieben worden ist, wird durch die Erfindung ein Halbleiterbauelement geschaffen, das ein Kontaktloch aufweist, bei dem die Aluminiumkanalbildung ausgeräumt ist, wobei trotzdem der Integrationsgrad der Vorrichtung erhöht werden kann.

809821/0968

15-
Leers it

2751667
- 19 -

Nummer:
Int. Cl. 2:
Anmeldetag:
Offenlegungstag:

27 51 667
H 01 L 21/24
18. November 1977
24. Mai 1978

FIG. 1

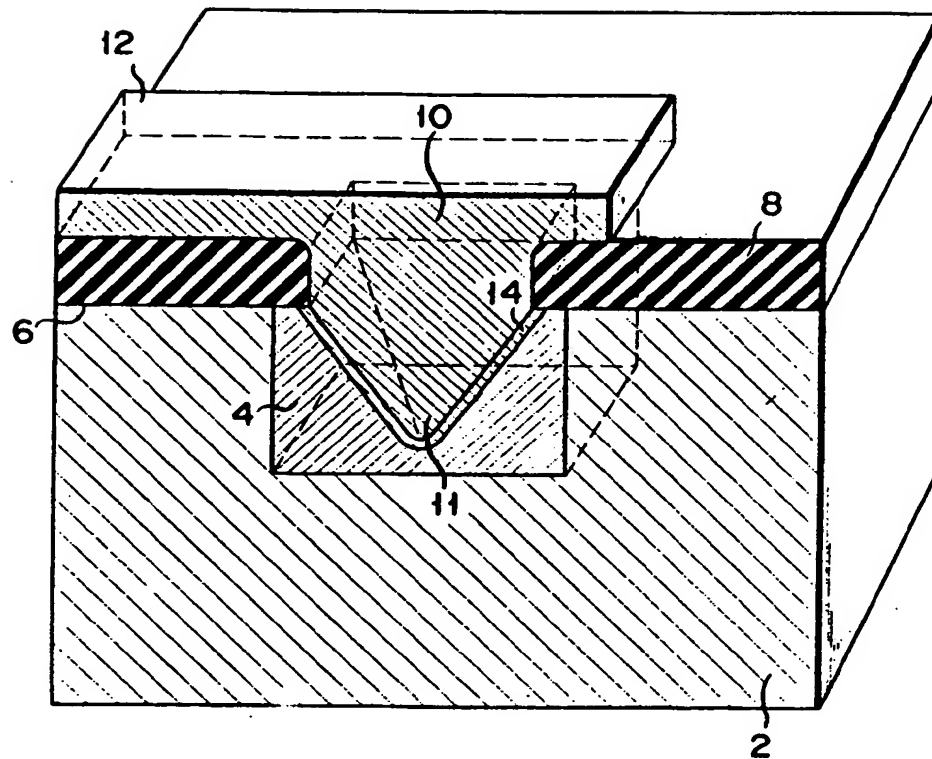
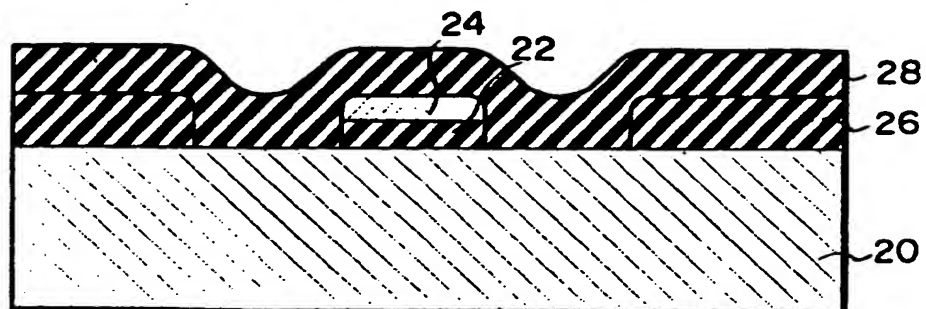


FIG. 2A



809821/0960

Tokyo Shibaura Electric Co., Ltd.
Kawasaki-shi, Japan

FIG. 2B

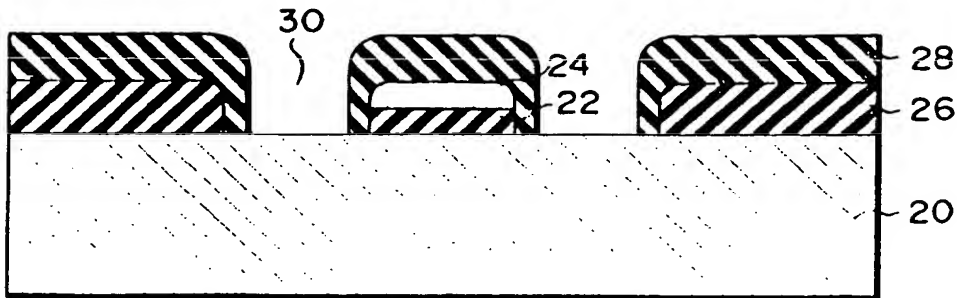


FIG. 2C

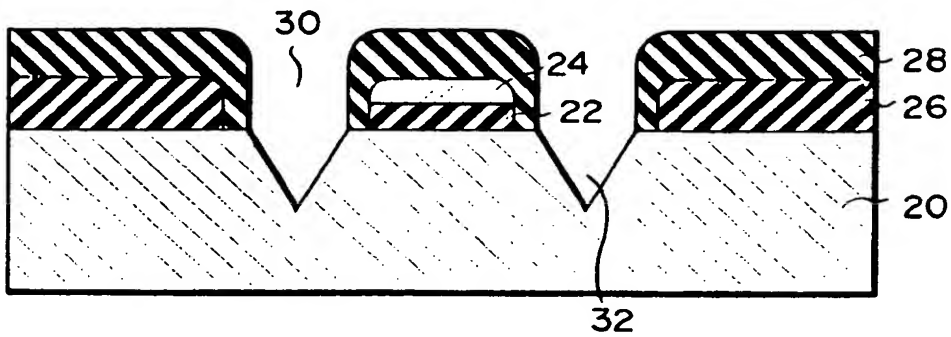
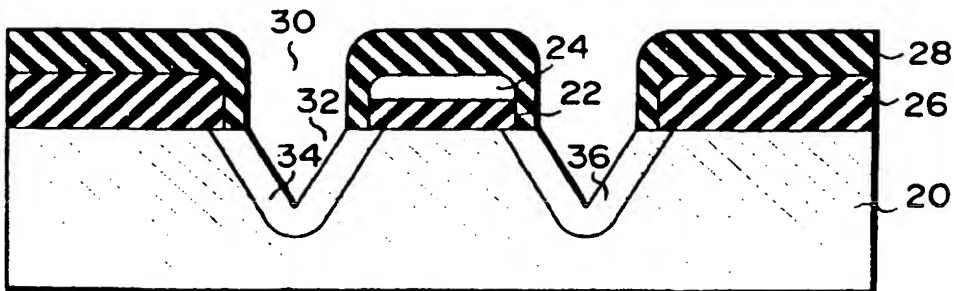


FIG. 2D



This cross-sectional view shows a semiconductor device with a central gate structure. The substrate is labeled 20. A central gate stack is labeled 22, with a gate dielectric layer 24 on top. The gate is flanked by two side regions, 34 and 44, which are separated by a central channel 36. The side regions are covered by a layer 26, which is topped by a patterned layer 28. The top surface of the device is labeled 30, and the bottom surface is labeled 40. The regions 34 and 44 are also labeled 38 and 42, respectively.

This cross-sectional view shows a substrate assembly. A central raised portion (20) is flanked by side portions (26). The central portion contains a central layer (22) and a top layer (24). The side portions contain a top layer (28) and a central layer (26). The entire assembly is supported by a base layer (20). Various features and layers are labeled with reference numerals: 30, 38, 40, 42, 44, 46, 48, 34, 36, 32, 22, 24, 26, 28, and 20.

~~80982170968~~

ENSDOCID: <DE__2751667A1_I_>

FIG. 5

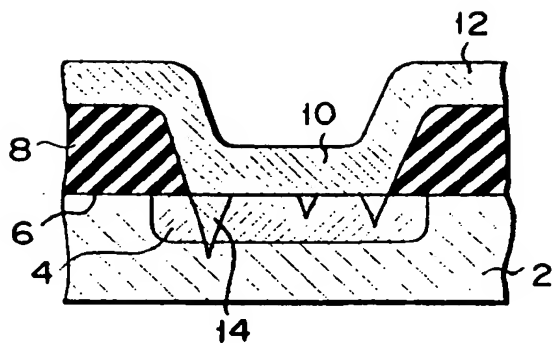


FIG. 6

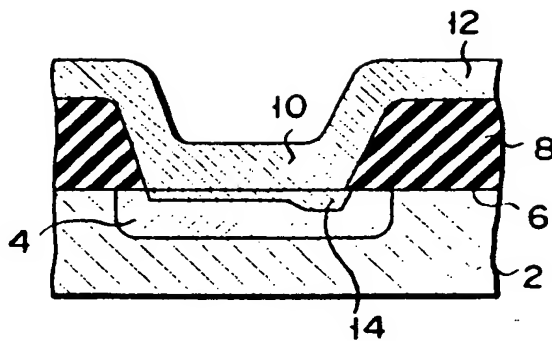


FIG. 7

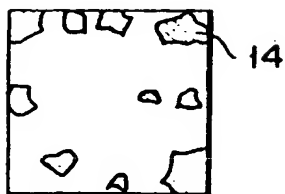
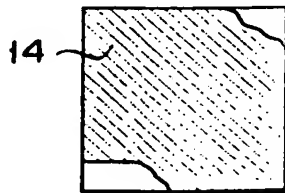


FIG. 8



Tokyo Shibaura Electric Co., Ltd.,
Kawasaki-shi, Japan

809821/0968